

**DECODING METHOD OF DATA AND DISK DEVICE USING IT**

**Patent number:** JP2004164767  
**Publication date:** 2004-06-10  
**Inventor:** ESUMI ATSUSHI  
**Applicant:** SYSTEM LSI KK  
**Classification:**  
- **international:** G11B20/18; G11B20/10; H03M13/19; H03M13/39  
- **european:**  
**Application number:** JP20020330929 20021114  
**Priority number(s):**

**Abstract of JP2004164767**

**PROBLEM TO BE SOLVED:** To solve such a problem that as the output in a hard value is performed in a viterbi detector used for a conventional disk device, such information given by a software value that the possibility of 0 is larger or the possibility of 1 is larger is lost, and the deterioration of decoding performance is caused.

**SOLUTION:** The output of a software value of a software output detector 320 is error-corrected by a LDPC decoder 322 with redundant bits in a LDPC code, the output of the LDPC decoder 322 is decoded a plurality of times repeatedly by the LDPC decoder 322 and a simplified software output detector 325. Decoding processing can be performed a plurality of times repeatedly between the LDPC decoder 322 and a simplified software output detector 325 in a period in which the next data is read in the software output detector 320.

---

Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

**Family list**

1 family member for:

**JP2004164767**

Derived from 1 application.

[Back to JP2004164](#)

**1 DECODING METHOD OF DATA AND DISK DEVICE USING IT**

Publication info: **JP2004164767 A** - 2004-06-10

---

Data supplied from the **esp@cenet** database - Patent Abstracts of Japan



No active tr.



**RESEARCH**

**PRODUCTS**

**INSIDE DELPHION**

My Account

Search: Quick/Number Boolean Advanced Derwe

## The Delphion Integrated View

Get Now: ☒ PDF | [More choices...](#)

Tools: Add to Work File: [Create new Wor](#)

View: [INPADOC](#) | Jump to: [Top](#)

[Email](#)

**Title: JP2004164767A2: DECODING METHOD OF DATA AND DISK DEVI**

**Country: JP Japan**

**Kind: A2 Document Laid open to Public inspection i**

**Inventor: ESUMI ATSUSHI;**

**Assignee: SYSTEM LSI KK**  
[News, Profiles, Stocks and More about this company](#)

**Published / Filed: 2004-06-10 / 2002-11-14**

**Application Number: JP2002000330929**

**IPC Code: G11B 20/18; G11B 20/10; H03M 13/19; H03M 13/39;**

**Priority Number: 2002-11-14 JP2002000330929**

**Abstract:** PROBLEM TO BE SOLVED: To solve such a problem that as the output in a hard value is performed in a viterbi detector used for a conventional disk device, such information given by a software value that the possibility of 0 is larger or the possibility of 1 is larger is lost, and the deterioration of decoding performance is caused.

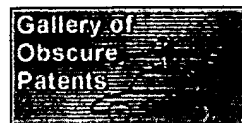
SOLUTION: The output of a software value of a software output detector 320 is error-corrected by a LDPC decoder 322 with redundant bits in a LDPC code, the output of the LDPC decoder 322 is decoded a plurality of times repeatedly by the LDPC decoder 322 and a simplified software output detector 325. Decoding processing can be performed a plurality of times repeatedly between the LDPC decoder 322 and a simplified software output detector 325 in a period in which the next data is read in the software output detector 320.

COPYRIGHT: (C)2004,JPO

**Family: None**

**Other Abstract: None**

Info:



[Nominate](#)



[this for the Gallery...](#)

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-164767

(P2004-164767A)

(43) 公開日 平成16年6月10日(2004.6.10)

(51) Int.Cl.<sup>7</sup>

F I

テーマコード (参考)

G 1 1 B 20/18

G 1 1 B 20/18 5 3 4 Z

5 D 0 4 4

G 1 1 B 20/10

G 1 1 B 20/18 5 1 2 D

5 J 0 6 5

H 0 3 M 13/19

G 1 1 B 20/18 5 3 6 B

H 0 3 M 13/39

G 1 1 B 20/18 5 7 0 F

G 1 1 B 20/18 5 7 2 B

審査請求 有 請求項の数 12 O L (全 23 頁) 最終頁に続く

(21) 出願番号

特願2002-330929 (P2002-330929)

(22) 出願日

平成14年11月14日 (2002.11.14)

(71) 出願人 301016159

システムエルエスアイ株式会社

愛媛県松山市久米窪田町337番地1

(74) 代理人 100091605

弁理士 岡田 敬

(72) 発明者 江角 淳

愛媛県松山市久米窪田町337番地1 シ

ステムエルエスアイ株式会社内

Fターム(参考) 5D044 BC01 CC05 DE69 GK12 GL02  
GL32

5J065 AC03 AD10 AD11 AE06 AF02

AG06 AH03 AH07 AH17 AH23

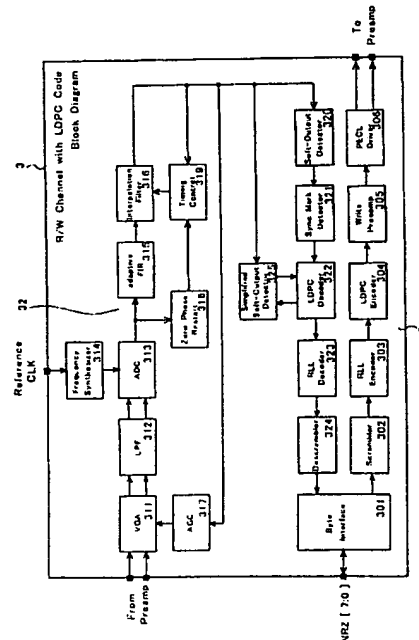
(54) 【発明の名称】 データの復号方法およびそれを用いたディスク装置

(57) 【要約】

【課題】従来のディスク装置で用いるビタビディテクタではハード値での出力を行うので、0である可能性が大きい、1である可能性が大きいというソフト値が有する情報が失われており、復号性能の劣化を招いている。

【解決手段】本発明では、ソフト出力ディテクタ320のソフト値の出力をLDPCデコーダ322でLDPC符号による冗長ビットにより誤り訂正を行い、LDPCデコーダ322の出力をLDPCデコーダ322とシンプリファイドソフト出力ディテクタ325で複数回繰り返し復号して誤り訂正を行うことを特徴とする。ソフト出力ディテクタ320に次のデータが読み込まれる期間に前記LDPCデコーダ322とシンプリファイドソフト出力ディテクタ325間で複数回繰り返し復号処理が行える。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

記録担体にデータに LDPC 符号による冗長ビットを付加したデータを記録し、前記記録担体からの再生時にまず符号間干渉を除去して記録された前記データに戻し、前記 LDPC 符号による冗長ビットにより誤り訂正を行って前記データに復号化を複数回繰り返すことを特徴とするデータの復号方法。

## 【請求項 2】

前記データの符号間干渉の除去はシリアル処理し、次のデータが読み込まれる間に前記データは複数回パラレル処理をして復号化することを特徴とする請求項 1 に記載のデータの復号方法。

10

## 【請求項 3】

前記データは 1 セクタのデータと LDPC 符号による冗長ビットで構成されることを特徴とする請求項 1 に記載のデータの復号方法。

## 【請求項 4】

記録担体にデータに LDPC 符号による冗長ビットを付加したデータを記録し、前記記録担体からの読み出した等化波形サンプルをソフト出力ディテクタで符号間干渉を除去して記録された前記データに戻し、前記ソフト出力ディテクタのソフト値の出力を LDPC デコーダで前記 LDPC 符号による冗長ビットにより誤り訂正を行い、前記 LDPC デコーダの出力を前記 LDPC デコーダとシンプリファイドソフト出力ディテクタで複数回繰り返して復号して誤り訂正を行うことを特徴とするデータの復号方法。

20

## 【請求項 5】

前記ソフト出力ディテクタでのデータの符号間干渉の除去はシリアル処理し、次のデータが前記ソフト出力ディテクタに読み込まれる期間に前記データを前記 LDPC デコーダおよび前記シンプリファイドソフト出力ディテクタ間で複数回復号処理をパラレルに行うことを特徴とする請求項 4 に記載のデータの復号方法。

## 【請求項 6】

前記シンプリファイドソフト出力ディテクタでは前記 LDPC デコーダの出力より等化波形サンプルの予測値を演算し、該予測値と実際の前記等化波形サンプルを用いて信頼度情報を演算して誤り訂正を行うことを特徴とする請求項 4 に記載のデータの復号方法。

## 【請求項 7】

前記シンプリファイドソフト出力ディテクタは DAE で構成されることを特徴とする請求項 6 に記載のデータの復号方法。

30

## 【請求項 8】

前記データは 1 セクタのデータと LDPC 符号による冗長ビットで構成されることを特徴とする請求項 4 に記載のデータの復号方法。

## 【請求項 9】

前記データは 1 セクタのデータを複数に分割したブロックと LDPC 符号による冗長ビットで構成されることを特徴とする請求項 4 に記載のデータの復号方法。

## 【請求項 10】

前記 LDPC デコーダの前後にインタリーバおよびデインタリーバを設け、ビットエラーを各ブロックに分散することを特徴とする請求項 9 に記載のデータの復号方法。

40

## 【請求項 11】

記録担体にデータの書き込みおよび読み出しを行うリード/ライトチャネルを備えたディスク装置において、

前記データに LDPC 符号による冗長ビットを付加したデータを記録するライトチャネルと、

前記記録担体からの読み出した等化波形サンプルをソフト出力ディテクタで符号間干渉を除去して記録された前記データに戻し、前記ソフト出力ディテクタのソフト値の出力を LDPC デコーダで前記 LDPC 符号による冗長ビットにより誤り訂正を行い、前記 LDPC デコーダの出力を前記 LDPC デコーダとシンプリファイドソフト出力ディテクタで複

50

数回繰り返し復号して誤り訂正を行うリードチャネルとを構成されることを特徴とするディスク装置。

【請求項 12】

前記リード／ライトチャネルを 1 つの集積回路に形成することを特徴とする請求項 11 に記載のディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、データの復号方法およびそれを用いたディスク装置、特に読み出し時のエラーの少ないデータの復号方法およびそれを用いたディスク装置に関するものである。

10

【0002】

【従来の技術】

一般に、磁気ディスク装置に代表される記録再生装置では、記録媒体（記録担体）から再生されたデータに含まれる誤り訂正及び検出を可能にするため、データに誤り訂正符号（ECC と称する）と呼ばれる冗長データが付加される。ECC としてリードソロモン（RS）符号を利用して誤り訂正を行う場合、（冗長シンボル数／2）個までの誤りを訂正できる。

【0003】

しかし、磁気ディスク装置の記録密度は年率 1.6 倍以上を続け、50（Gbit/in<sup>2</sup>）に達している。記録密度の上昇に伴い、記録された符号間の干渉が大きくなり、復号特性が劣化する。この復号特性の劣化を克服する方式として符号間干渉による部分応答を利用した最尤復号（PRML: Partial Response Maximum Likelihood）方式が一般的に用いられている。PRML は、ビタビ復号を用いて再生信号の部分応答の尤度を最大にする信号系列を求める方式である。

20

【0004】

一方、磁気記録に用いる記録符号を改善することにより性能向上を図る試みも数多くなされている。例えば、MTR（Maximum Transition Run）符号は、再生時の磁化反転の最大連続数を制限することによって、ビタビ復号における支配的な復号誤りを生ずる記号パターンを除いた符号語を構成し、符号語間のユークリッド距離を拡大することができる。

30

【0005】

一般的に復号性能を高めるためには、以下の方法が考えられる。

▲1 ▼最大事後確率（Maximum a Posteriori Probability ; MAP）復号を行う。

▲2 ▼符号長を長くする（符号長とは、符号化を行う単位のこと）。

しかし、MAP 復号は非常に計算量が多く実現が困難である。また、通常の符号では、符号長を長くすると復号における計算量が指数関数的に増大するので、現実的ではない。

【0006】

図 1 は現在の磁気ディスク装置の構成を示すブロック図である。

【0007】

図 1 の磁気ディスク装置は、大きく分けて、ハードディスクコントローラ（HDC）1、CPU 2、R/W（リード／ライト）チャネル 3、VCM/SPM 制御部 4、及びディスクエンクロージャ（DE）5 からなる。一般に、HDC 1、CPU 2、R/W チャネル 3、及び VCM/SPM 制御部 4 は同一の基板上に構成される。

40

【0008】

HDC 1 は、当該 HDC 1 全体を制御する主制御部 11、データフォーマット制御部 12、ECC（誤り訂正符号）制御部 13、及びバッファ RAM 14 を有する。HDC 1 は、インタフェース部を介してホスト（ホストシステム）と接続されるとともに R/W チャネル 3 と接続されており、主制御部 11 の制御により、ホストと磁気ディスク装置間のデータ転送を行う。この HDC 1 には、R/W チャネル 3 で生成されるリードリフレンスク

50

ロック（R R C K）が入力される。

【0009】

データフォーマット制御部12は、ホストから転送されたデータをディスク媒体（磁気ディスク）50上に記録するのに適したフォーマットに変換し、逆に、ディスク媒体50から再生されたデータをホストに転送するのに適したフォーマットに変換する。

【0010】

ECC制御部13は、ディスク媒体50から再生されたデータに含まれる誤りの訂正及び検出を可能にするために、記録するデータ（情報シンボル）に冗長データ（冗長シンボル）を付加する。またECC制御部13は、再生されたデータに誤りが生じているかを判断し、誤りがある場合には訂正或いは検出を行う。但し、誤りが訂正できるバイト数（シンボル数）は有限であり、冗長データの長さに関係する。即ち、多くの冗長データを付加するとフォーマット効率が悪化するため、誤り訂正可能シンボル数とはトレードオフとなる。

10

【0011】

バッファRAM14は、ホストから転送されたデータを一時的に保存し、適切なタイミングでR/Wチャンネル3に転送する。逆に、R/Wチャンネル3から転送されたリードデータを一時的に保存し、ECC復号処理などの終了後、適切なタイミングでホストに転送する。

【0012】

CPU2は、HDC1、R/Wチャンネル3、VCM/SPM制御部4、及びDE5と接続される。CPU2は、FROM（フラッシュROM）21、及びRAM22を有する。FROM21には、CPU2の動作プログラムが保存されている。

20

【0013】

R/Wチャンネル3はHDC1と接続され、HDC1との間で記録するデータ及び再生されたデータの転送を行う。また、R/Wチャンネル3はDE5と接続され、記録信号の送信、再生信号の受信を行う。R/Wチャンネル3は、記録系（ライトチャンネル）31と再生系（リードチャンネル）32とに大別される。また、R/Wチャンネル3は、図示していないがSYNC検出部も有する。

【0014】

R/Wチャンネル3の記録系31には、スクランブラ、RLLE（Run Length Limited）エンコーダ、データジェネレータ、ライトフリコンベ、ライトドライバなどが含まれる。HDC1から転送されてきたデータは、スクランブラ、RLLEエンコーダにより記録に適した系列に変換される。データジェネレータは、データの先頭に付加されるフリアンパルやSYNCのデータを生成する。そして、ライトフリコンベによりNLTS（Non-linear Transition Shift）の前補償が行われた後、ライトドライバにより生成された記録信号をDE5に供給する。

30

【0015】

一方、R/Wチャンネル3の再生系32は、可変利得増幅器（VGA）、自動利得制御（AGC）、低域通過フィルタ（LPF）、ディジタル/アナログ変換器（ADC）、等化器、Viterbi（ビタビ）デテクタ、RLLEデコーダ、デスクランブラなどから構成される。DE5から転送されてきた再生信号は、まず、VGAおよびAGCによりゲイン調整が行われた後、LPFで高周波雑音が除去され、ADCによりディジタルデータに変換される。次に、等化器によりパルスレスポンスのクラスに合わせた等化が行われる。最後に、Viterbiデテクタにより最尤復号が行われ、SYNC検出器によりデータの先頭を検出した後、RLLEデコーダ、デスクランブラにより生成されたデータをHDC1に転送する。

40

【0016】

VCM/SPM制御部4は、ボイスコイルモータ（VCM）52と、スピンドルモータ（SPM）53を制御する。

【0017】

50

DE5は、R/Wチャンネル3と接続され、記録信号の受信、再生信号の送信を行う。またDE5は、VCM/SPM制御部4と接続されている。DE5は、ディスク媒体50、ヘッド51、VCM52、SPM53、及びアンプ54等を有している。図では、ディスク媒体50が1枚であり、且つヘッド51がディスク媒体50の一方の面側のみに配置されている場合を想定しているが、複数のディスク媒体50が積層配置された構成であっても構わない。またヘッド51はディスク媒体50の各面に対応して設けられるのが一般的である。

【0018】

R/Wチャンネル3により送信された記録信号は、DE5内のアンプ54を経由してヘッド51に供給され、当該ヘッド51によりディスク媒体50に記録される。逆に、ヘッド51によりディスク媒体50から再生された信号は、アンプ54を経由してR/Wチャンネル3に送信される。

10

【0019】

DE5内のVCM52は、ヘッド51をディスク媒体50上の目標位置に位置決めするために、ヘッド51を当該ディスク媒体50の半径方向に移動させる。また、SPM53は、ディスク媒体50を回転させる。

【0020】

図10に現在のハードディスク用のR/Wチャンネルのブロック図を示す。このR/Wチャンネルは図1のR/W（リード/ライト）チャンネル3と対応している。また、図10はライトチャンネル（Write Channel）31とリードチャンネル（Read Channel）32の基本構成のみを示しており、実際に設けた各種の波形歪補償回路、サーボ回路などは省略している。

20

【0021】

ライトチャンネル31はスクランブラ（Scrambler）、RLLE（Run Length Limited）エンコーダ、ライトプリコン（Write Precompensation）、PECLドライバなどが含まれる。

【0022】

バイトインターフェースではハードディスクコントローラ（HDC）から転送されたデータが入力データに処理される。メディア上に書き込むデータは1セクタ単位でHDCから入力される。このとき1セクタ分のユーザデータ（512バイト）だけでなく、HDCによって付加されたECCバイトも同時に入力される。データバスは通常1バイト（8ビット）であり、バイトインターフェースにより入力データとして処理される。

30

【0023】

スクランブラはライトデータをランダムな系列に変換する。同じパターンのデータの繰り返しは、リード時におけるViterbi（ビタビ）デモデクタの検出性能に悪影響を与え、エラーレートを悪化させるのを防ぐためである。

【0024】

RLLEエンコーダは0の最大連続長を制限するためのものである。0の最大連続長を制限することによりリード時のタイミングコントロール、AGCなどに適したデータ系列にする。

40

【0025】

ライトプリコンはメディア上の磁化転移の連続による非線形歪を補償する回路である。ライトデータから補償に必要なパターンを検出し、正しい位置で磁気転移が生ずるようにライト電流波形を予め調整をする。

【0026】

PECLドライバは擬似ECLレベルに対応した信号を出力するドライバである。PECLドライバからの出力はアンプを通してヘッドに送られ、ライトデータがメディア上に記録される。

【0027】

リードチャンネル32は可変利得増幅器（VGA）、ローパスフィルタ（LPF）、自動利

50



得制御 (AGC)、ディジタル／アナログ変換器 (ADC)、周波数シンセサイザ、ゼロ相リスタート (Zero Phase Restart)、アダプティブ FIR フィルタ (Adaptive FIR Filter)、補間フィルタ (Interpolation Filter)、タイミングコントロール (Timing Control)、Viterbi (ビタビ) デテクタ、同期信号検出器 (Sync Mark Detector)、RLLE デコーダ、デスクランブラ (Descrambler) とから構成されている。

#### 【0028】

VGA 及び AGC によりリード波形の振幅の調整を行う。AGC は理想的な振幅と実際の振幅を比較し、AGC に設定すべきゲインを決定する。

10

#### 【0029】

ADC、ゼロ相リスタート、タイミングコントロール及び補間フィルタの構成は固定クロックで AD 変換を行う場合、すなわち AD 変換により非同期サンプルを得る場合のものである。このとき、非同期サンプルから同期サンプルを得る必要があり、これら 3 つのブロックがその役割を担う。ゼロ相リスタートは初期位相を決定するためのブロックで、できるだけ早く同期サンプルを得るために用いられる。初期位相を決定した後は、タイミングコントロールで理想的なサンプル値と実際のサンプル値を比較し、位相のずれを検出する。これを用いて補間フィルタのパラメータを決定することにより、同期サンプルを得ることができる。この構成の他に、AD 変換により直接同期サンプルを得る構成も存在する。

20

#### 【0030】

周波数シンセサイザは ADC のサンプリング用クロックを生成する。

#### 【0031】

LPF はカットオフ周波数とブースト量を調整することができる。高周波ノイズの低減と Partial Response 波形への等化の一部を担う。

#### 【0032】

LPF で Partial Response 波形への等化を行うが、ヘッドの浮上量変動、媒体の不均一性、モータの回転変動などの多くの要因により、アナログの LPF による完全な等化は難しいので、よりフレキシビリティに富んだディジタル FIR フィルタを用いて、再度 Partial Response 波形への等化を行う。更に FIR のタップ係数を適応的 (Adaptive) に調整する機能も有する。

30

#### 【0033】

ビタビデテクタは Partial Response 波形に等化されたデータ系列から RLLE 符号化データ系列を復元する。ビタビデテクタは Maximum Likelihood 検出を行うため、入力信号パターンの発生確率に偏りがなければ、ビットエラーレート (Bit Error Rate) を最小にすることができる。

#### 【0034】

同期信号検出器はデータの先頭に付加された同期信号 (Sync Mark) を検出し、データの先頭位置を認識する役割を有する。

#### 【0035】

RLLE デコーダはライトチャネル 31 の RLLE エンコーダの逆操作を行い、元のデータ系列に戻す。

40

#### 【0036】

デスクランブラはライトチャネル 31 のスクランブラの逆操作を行い、元のデータ系列に戻す。ここで生成されたデータは HDC に転送される。

#### 【0037】

#### 【特許文献 1】

特開 2001-184806 号公報 (第 5～6 頁、図 1 参照)

#### 【0038】

【発明が解決しようとする課題】

50

以上に述べた現行の磁気ディスク装置では復号性能が十分でなく、簡単な構成で復号性能を向上する復号方式が求められている。

【0039】

また、ビタビディテクタではハード値での出力を行う。ハード値はソフト値を硬判定したものであるため、ビタビディテクタの出力はソフト出力ディテクタの出力を硬判定したものに等しい。例えば、ソフト出力ディテクタの出力が(0.71, 0.18, 0.45, 0.45, 0.9)であった場合、ビタビディテクタの出力は(1, 0, 0, 0, 1)である。ソフト値は0である可能性が大きいか、1である可能性が大きいかを数値で表している。例えば、1番目の0.71は1である可能性が大きいことを示しており、4番目の0.45は0である可能性が大きい1である可能性も小さくはないことを意味する。これに対しハード値は、0であるか、1であるかのみを表しており、どちらの可能性が高いかという情報が失われている。このためハード値をLDPCデコーダへの入力に用いると復号性能の劣化を導く。

【0040】

【課題を解決するための手段】

本発明は、記録担体にデータにLDPC符号による冗長ビットを付加したデータを記録し、前記記録担体からの再生時にまず符号間干渉を除去して記録された前記データに戻し、前記LDPC符号による冗長ビットにより誤り訂正を行って前記データに復号化を複数回繰り返すことを特徴とする。LDPC符号を用いて複数回の復号処理を行うことで復号性能の高いデータの復号化方法を提供する。

【0041】

また、本発明は、前記データの符号間干渉の除去はシリアル処理し、次のデータが読み込まれる間に前記データは複数回パラレル処理をして復号化することとを特徴とする。複数回の復号処理をパラレル処理することによりリードディレイタイムを大幅に短縮する。

【0042】

更に、本発明は、記録担体にデータにLDPC符号による冗長ビットを付加したデータを記録し、前記記録担体からの読み出した等化波形サンプルをソフト出力ディテクタで符号間干渉を除去して記録された前記データに戻し、前記ソフト出力ディテクタのソフト値の出力をLDPCデコーダで前記LDPC符号による冗長ビットにより誤り訂正を行い、前記LDPCデコーダの出力を前記LDPCデコーダとシンプリファイドソフト出力ディテクタで複数回繰り返して復号して誤り訂正を行うことを特徴とする。ソフト出力ディテクタに次のデータが読み込まれる期間に前記LDPCデコーダとシンプリファイドソフト出力ディテクタ間で複数回繰り返して復号処理が行える。

【0043】

更に、本発明は、前記ソフト出力ディテクタでのデータの符号間干渉の除去はシリアル処理し、次のデータが前記ソフト出力ディテクタに読み込まれる期間に前記データを前記LDPCデコーダおよび前記シンプリファイドソフト出力ディテクタ間で複数回復号処理を前記データをパラレルに行うことを特徴とする。

【0044】

更に、本発明は、前記シンプリファイドソフト出力ディテクタでは前記LDPCデコーダの出力より等化波形サンプルの予測値を演算し、該予測値と実際の前記等化波形サンプルを用いて信頼度情報を演算して誤り訂正を行うことを特徴とする。

【0045】

更に、本発明は、前記シンプリファイドソフト出力ディテクタはDAEで構成されることを特徴とする。

【0046】

更に、本発明は、前記データは1セクタのデータとLDPC符号による冗長ビットで構成されることを特徴とする。

【0047】

更に、本発明は、前記データは1セクタのデータを複数に分割したブロックとLDPC符

10

20

30

40

50

号による冗長ビットで構成されることを特徴とする。

【0048】

更に、本発明は、前記LDPCデコーダの前後にインタリーバおよびデインタリーバを設け、ビットエラーを各ブロックに分散することを特徴とする。

【0049】

更に、本発明は、記録担体にデータの書き込みおよび読み出しを行うリード/ライトチャネルを備えたディスク装置において、前記データにLDPC符号による冗長ビットを付加したデータを記録するライトチャネルと、前記記録担体からの読み出した等化波形サンプルをソフト出力ディテクタで符号間干渉を除去して記録された前記データに戻し、前記ソフト出力ディテクタのソフト値の出力をLDPCデコーダで前記LDPC符号による冗長ビットにより誤り訂正を行い、前記LDPCデコーダの出力を前記LDPCデコーダとシンプリファイドソフト出力ディテクタで複数回繰り返し復号して誤り訂正を行うリードチャネルとで構成されることを特徴とする。

10

【0050】

更に、本発明は、前記リード/ライトチャネルを1チップの集積回路に形成することを特徴とする。

【0051】

【発明の実施の形態】

本発明では、LDPC (Low Density Parity Check Code) 符号はシャノン限界に近い復号性能を実現できることから、磁気記録の有望な復号方式として検討が進められている点に着目してLDPC符号を信号処理に用いる。

20

【0052】

LDPC符号は誤り訂正符号の一種である。誤り訂正符号は、符号化の際、データに対し冗長ビットを付加する。復号時には、この冗長ビットを用いて誤りの訂正を行う。LDPC符号も、符号化により冗長ビットが付加される。ディスクに書き込むのは、データと付加された冗長である。読み出しの際にも元のデータと冗長を読み出すが、誤りが発生していることがある。冗長を用いることにより、ある程度までこの誤りを訂正することができ

る。

【0053】

本発明の第1の実施の形態

30

本発明を適用するディスク装置は図1に示したものと同一構成である。上述したLDPC符号はR/Wチャネルで符号化あるいは復号化される。

【0054】

図2に本発明によるLDPC符号を用いたハードディスク用のR/Wチャネルのブロック図を示す。

【0055】

ライトチャネル31はスクランブラ(Scrambler)302、RLLE(Run Length Limited)エンコーダ303、LDPCエンコーダ304、ライトプリコン(Write Precompensation)305、PECLドライバ306などが含まれる。

40

【0056】

バイトインターフェース301ではハードディスクコントローラ(HDC)から転送されたデータが入力データに処理される。メディア上に書き込むデータは1セクタ単位でHDCから入力される。このとき1セクタ分のユーザデータ(512バイト)だけでなく、HDCによって付加されたECCバイトも同時に入力される。データバスは通常1バイト(8ビット)であり、バイトインターフェース301により入力データとして処理される。

【0057】

スクランブラ302はライトデータをランダムな系列に変換する。同じパターンのデータの繰り返しは、リード時における検出性能に悪影響を与え、エラーレートを悪化させるのを防ぐためである。

50

## 【0058】

RLLエンコーダ303は0の最大連続長を制限するためのものである。0の最大連続長を制限することによりリード時のタイミングコントロール319、AGC317などに適したデータ系列にする。

## 【0059】

LDPCEンコーダ304はデータ系列にLDPCE符号の冗長ビットを付加したLDPCE符号化したデータ系列に符号化する役割を有する。

## 【0060】

ライトアリコン305はメディア上の磁化転移の連続による非線形歪を補償する回路である。ライトデータから補償に必要なパターンを検出し、正しい位置で磁気転移が生ずるようライト電流波形を予め調整をする。 10

## 【0061】

PCELDライバ306は擬似ECLレベルに対応した信号を出力するドライバである。PCELDライバ306からの出力はアリアンプを通してヘッドに送られ、ライトデータがメディア上に記録される。

## 【0062】

リードチャネル32は可変利得増幅器(VGA)311、ローパスフィルタ(LPF)312、自動利得制御(AGC)317、ディジタル／アナログ変換器(ADC)313、周波数シンセサイザ314、ゼロ相リスタート(Zero Phase Restart)318、アダプティブFIRフィルタ(Adaptive FIR Filter)315、補間フィルタ(Interpolation Filter)316、タイミングコントロール(Timing Control)319、ソフト出力ディテクタ(Soft-Output Detector)320、LDPCEデコーダ322、同期信号検出器(Sync Mark Detector)321、RLLデコーダ323、デスクランブラ(Descrambler)324とから構成されている。 20

## 【0063】

VGA311及びAGC317によりリード波形の振幅の調整を行う。AGC317は理想的な振幅と実際の振幅を比較し、VGA311に設定すべきゲインを決定する。

## 【0064】

ADC313、ゼロ相リスタート318、タイミングコントロール319及び補間フィルタ316の構成は固定クロックでAD変換を行う場合、すなわちAD変換により非同期サンプルを得る場合のものである。このとき、非同期サンプルから同期サンプルを得る必要があり、これらのブロックがその役割を担う。ゼロ相リスタート318は初期位相を決定するためのブロックで、できるだけ早く同期サンプルを得るために用いられる。初期位相を決定した後は、タイミングコントロール319で理想的なサンプル値と実際のサンプル値を比較し、位相のずれを検出する。これを用いて補間フィルタ316のパラメータを決定することにより、同期サンプルを得ることが出来る。この構成の他に、AD変換により直接同期サンプルを得る構成も存在する。 30

## 【0065】

周波数シンセサイザ314はADC313のサンプリング用クロックを生成する。 40

## 【0066】

LPF312はカットオフ周波数とアース量を調整することが出来る。高周波ノイズの低減とPartial Response波形への等化の一部を担う。

## 【0067】

LPF312でPartial Response波形への等化を行うが、ヘッドの浮上量変動、媒体の不均一性、モータの回転変動などの多くの要因により、アナログのLPFによる完全な等化は難しいので、よりフレキシビリティに富んだディジタルFIRフィルタを用いて、再度Partial Response波形への等化を行う。更にFIRのタップ係数を適応的(Adaptive)に調整する機能も有する。

## 【0068】

L D P Cデコーダ 322はL D P C符号化されているデータ系列からL D P C符号化前の系列に復元する役割を有する。復号化の方法としては、主に、Sum-Product復号法とmin-Sum復号法があり、復号性能の面ではSum-Product復号法が有利であるが、min-Sum復号法はハードウェアによる実現が容易である特徴を持つ。

#### 【0069】

ソフト出力ディテクタ 320はL D P Cデコーダ 322の入力にソフト値を用いることができる。現在のR/Wチャンネルではビタビディテクタが利用されているが、その出力はハード値である。従って、L D P C符号を用いるときはビタビディテクタの代わりにソフト出力ディテクタ 320を用いるのが適切である。ソフト出力ディテクタ 320としては、BCJR (Baugh-Cocke-Jelinek-Raviv) やSOVA (Soft-Output Viterbi Algorithm) などがあるが、性能面ではBCJR、ハードウェア実現の容易性ではSOVAがそれぞれ有利である。SOVAは高密度で記録しているために生じる符号間干渉を取り除くために用いられる。

#### 【0070】

SOVAの出力はソフト値であり、(0.71, 0.18, 0.45, 0.45, 0.9)というソフト値が出力されたとする。これらの値は、0である可能性が大きい、1である可能性が大きいかを数値で表している。例えば、1番目の0.71は1である可能性が大きいことを示しており、4番目の0.45は0である可能性が大きい、1である可能性も小さくはないことを意味する。従来のViterbiディテクタの出力はハード値であり、SOVAの出力を硬判定したものである。上記の例の場合、(1, 0, 0, 0, 1)である。ハード値は、0であるか、1であるかのみを表しており、どちらの可能性が高いかという情報が失われている。このためL D P Cデコーダ 322にソフト値を入力する方が復号性能が良くなる。

#### 【0071】

同期信号検出器 321はデータの先頭に付加された同期信号 (Sync Mark) を検出し、データの先頭位置を認識する役割を有する。

#### 【0072】

RLLデコーダ 323はライトチャンネル 31のRLLエンコーダ 303の逆操作を行い、元のデータ系列に戻す。

#### 【0073】

デスクランブラ 324はライトチャンネル 31のスクランブラ 302の逆操作を行い、元のデータ系列に戻す。ここで生成されたデータはHDCに転送される。

#### 【0074】

L D P C符号を用いる実際の復号操作ではソフト出力ディテクタ (Soft-Output Detector) 320とL D P Cデコーダ 322の間で繰り返し復号を行うことにより、非常に良好な復号性能を得ることができる。このために実際はソフト出力ディテクタ (Soft-Output Detector) 320とL D P Cデコーダ 322を複数段配列した構成が必要になる。

#### 【0075】

図3にその具体化されたブロック図を示す。補間フィルタ (Interpolation Filter) 316からの出力が第1段目のソフト出力ディテクタ #1に読み込まれ、同期信号検出器 (Sync Mark Detector) 321を介してインタリーブ (Interleave) #1に送られ、第1段目のL D P Cデコーダ #1で復号されてデインタリーブ (Deinterleave) #1から第2段目のソフト出力ディテクタ #2に送られる。このソフト出力ディテクタ (Soft-Output Detector)、インタリーブ、L D P Cデコーダ及びデインタリーブは繰り返す回数の段数が用意され、極めて大きな回路規模となる。インタリーブおよびデインタリーブはデータの並びを変更する役割を有するので、これを除外しても良い。

#### 【0076】

10

20

30

40

50

次に、図4を参照してこのブロックの動作を説明する。

【0077】

第kセクタのデータ4096ビット(512バイト)と付加された冗長データがソフト出力ディテクタ#1に読み込まれ、インタリバー#1で並び替えられたビットがLDPCデコーダ#1に入力され復号され、デインタリバー#1で元の順番に並び替えられる。このデータは、ソフト出力ディテクタ#2に送られる。あとは、同じ操作を繰り返して行う。最初のソフト出力ディテクタ#1には次の第(k+1)セクタのデータ4096ビットと付加された冗長データが順次読み込まれ、同じ動作を繰り返す。しかしながら上述したLDPC符号を用いたR/Wチャンネルでは、第1に、復号性能を上げるために複数段のソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)とLDPCデコーダが必要であり、これらを1チップの半導体素子に集積化するには回路規模が膨大になり、実現をするのが困難である問題点がある。

10

【0078】

第2に、ソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)は1ビットずつシリアルに処理を行うので、複数段のソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)を設けることは繰り返しの回数分だけリード遅延が大きくなる問題点も有る。

【0079】

第3に、LDPC符号の復号方法は原理的に大量のビットエラーを引き起こす可能性があり、通常ハードディスク装置の構成ではHDCでリードソロモン符号で誤り訂正を行うが、このような大量ビットエラーの発生には対処不能となる問題点もある。

20

【0080】

そこで、かかる問題点を更に改良した本発明のR/Wチャンネル3のブロック図を図5に示す。

【0081】

ライトチャンネル31はスクランブラ(Scrambler)302、RLLE(Run Length Limited)エンコーダ303、LDPCエンコーダ304、ライトプリコン(Write Precompensation)305、PECLドライバ306などが含まれ、図2の構成と同様であるので、ここでは説明を省略する。

【0082】

リードチャンネル32は可変利得増幅器(VGA)311、ローパスフィルタ(LPF)312、自動利得制御(AGC)317、ディジタル/アナログ変換器(ADC)313、周波数シンセサイザ314、ゼロ相リスタート(Zero Phase Restart)318、アダプティブFIRフィルタ(Adaptive FIR Filter)315、補間フィルタ(Interpolation Filter)316、タイミングコントロール(Timing Control)319、ソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)320、LDPCデコーダ322、シンプリファイドソフト出力ディテクタ(Simplified Soft-Output Detector)325、同期信号検出器(Sync Mark Detector)321、RLLEデコーダ323、デスクランブラ(Desrambler)324とから構成されている。ソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)320およびシンプリファイドソフト出力ディテクタ(Simplified Soft-Output Detector)325以外は図2の構成と同様なので説明を省く。なお、LDPCデコーダの前後にインタリバーおよびデインタリバーを設けて、データの配列を変えても良い。

30

40

【0083】

かかるリードチャンネル32では補間フィルタ(Interpolation Filter)316からのソフト値のデータがソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)320に1ビットずつ入力されて、符号間の干渉を除去してソフト値の出力を行う。ソフト出力ディテクタ(ソフト・アウトプット・ディテクタ)3

50

20からは1セクタのすべてのデータがパラレルにLDPCデコーダ322に伝えられ、復号化処理される。更に、シンプリファイドソフト出力ディテクタ325はLDPCデコーダ322の出力を用いて等化波形サンプリングの予測値を符号間干渉演算手段により計算する働きと、その予測値と等化波形サンプリングを用いて信頼度情報演算手段で計算する働きとがある。そしてシンプリファイドソフト出力ディテクタ325とLDPCデコーダ322の間で繰り返し復号処理を行う。

#### 【0084】

シンプリファイドソフト出力ディテクタ325としてはDAE (Decision Aided Equalizer) を用いているが、パラレル処理を行えればこれに限定されない。DAEは既知の手法であり、「Coding and iterative detection for magnetic recording channels, Xinling Wu, Kluwer, 2000, ISBN: 0-7923-771」に記載されている。

#### 【0085】

上述したように、図5に示すR/Wチャネル3は次セクタのデータをソフト出力ディテクタ320で処理する間に、LDPCデコーダ322とシンプリファイドソフト出力ディテクタ (Simplified Soft-Output Detector) 325とをパラレルに複数回の繰り返し復号処理を行っている点に特徴がある。シンプリファイドソフト出力ディテクタ (Simplified Soft-Output Detector) 325は符号間干渉演算手段と信頼度情報演算手段とを備え、補間フィルタ (Interpolation Filter) 316からの該当セクタのデータとLDPCデコーダ322からの該当セクタのデータとを用いてLDPCデコーダ322に出力するソフト値の出力 (信頼度情報) を計算する。LDPCデコーダ322とシンプリファイドソフト出力ディテクタ325の間での繰り返し復号処理はパラレル処理を行うので、次セクタのデータがソフト出力ディテクタ320から出力されるまでには終了する。所定回数の繰り返し復号処理が終了後にLDPCデコーダ322からの出力がRLSデコーダ323に入力される。

#### 【0086】

図6にその複数回の繰り返し復号処理のタイミング図を示す。ソフト出力ディテクタ320は1セクタのデータ (冗長ビットを含む) を1ビットずつシリアル処理しか出来ず、すべてのデータを処理するのに時間を要する。第kセクタのデータ系列がソフト出力ディテクタ320からシリアルに出力されると、1セクタのすべてのデータを同時にインタリーブ、LDPCデコーダ322、デインタリーブおよびシンプリファイドソフト出力ディテクタ325でパラレル処理する。従って、次の第(k+1)セクタのデータがソフト出力ディテクタ320でシリアルに出力される期間に複数回 (図6では5回) の繰り返し復号を行い、処理結果を同時に出力できる。

#### 【0087】

この複数回の繰り返し復号処理はソフト出力ディテクタ320で次のセクタのデータをシリアルに処理する期間を利用して行うことにより、LDPCデコーダ322およびシンプリファイドソフト出力ディテクタ325を複数段設けなくとも良く、1段で同じ回路を共有でき回路規模を大幅に削減でき、集積回路として1チップ化できる利点を有する。また、複数回の繰り返し復号処理を次のセクタのデータの読み込み時にパラレルに処理するので、リードディレイタイムを大幅に短縮することができる。

#### 【0088】

図7を参照してこの複数回の繰り返し復号処理の具体例を説明する。この図ではデータの流れを具体的に分かりやすく示したもので、実際に存在しない数値も説明のために示している。

#### 【0089】

第1行目は、記録媒体に記録されたデータ系列である。今、PR (Partial Response) 方式の伝達関数を

10

20

30

40

50

$$(1 - D^2)(2 + 2D + D^2) = 2 + 2D - D^2 - 2D^3 - D^4$$

とし、ライトデータ系列を $\alpha_k$ で表すと、第2行目に示す理想等化波形サンプル $c_k$ は $c_k = 2\alpha_k + 2\alpha_{k-1} - \alpha_{k-2} - 2\alpha_{k-3} - \alpha_{k-4}$ で計算できる。ここで $k$ はビット順序を示し、 $k-1$ は第 $k$ 番目のビットより1つ前のビットを示している。

【0090】

しかしながら、実際の等化波形サンプルはノイズの影響を受けており、第3行目のようなデータ系列になる。この等化波形サンプルは前述したようにソフト出力ディテクタで処理されて既知の量の符号間干渉による波形干渉が取り除かれて、ライトデータ系列 $\alpha_k$ が復元される。ソフト出力ディテクタのソフト値の出力（SOD出力）が第4行目であり、硬判定値（実際には存在しないが）が第5行目である。この例では硬判定値の下線を付した9ビットがライトデータと異なっており、誤りビットである。従って、本発明のLDPC符号による符号化や繰り返し復号処理を行わない場合はこれが最終の出力となり、大量のエラーが発生することを示している。

10

【0091】

本発明では、ソフト出力ディテクタ320の出力（ソフト値）はLDPCデコーダに入力され、LDPC符号による誤り訂正を行う。LDPCデコーダの出力はLDPC1出力として第6行目に示す。誤ったビットは下線を付した2ビットに減少する。

【0092】

次に、このソフト出力ディテクタ320の出力はシンプリファイドソフト出力ディテクタ325に送られてDAEにより処理される。ここではLDPC1出力を用いて前述した伝達関数に基づいて等化波形サンプルの予測値を計算し、これと前述した実際の等化波形サンプルを用いて信頼度情報を計算してDAE1出力として第7行目のデータをソフト値で出力する。説明の為にDAE1出力の硬判定値を第8行目に示す。1回目の復号処理ではノイズの影響を強く受けている等化波形サンプルを用いて処理するので、下線で示すように誤りビットが4に増加している。DAE1出力（ソフト値）はLDPCデコーダ322で復号されて、第9行目に示すようにLDPC2出力を出力する。ここでは誤り訂正されて、誤りビットは下線の2ビットに減る。

20

【0093】

更に、LDPC2出力を用いてシンプリファイドソフト出力ディテクタ325に送られて同様にDAEにより処理される。これにより第10行目に示すDAE2出力がソフト値で出力され、第11行目に示すDAE2出力（硬判定値）から明らかなように誤りビットがすべて訂正される。従って、LDPC3出力にも誤りビットが無くなる。

30

【0094】

このようにLDPCデコーダによる復号とシンプリファイドソフト出力ディテクタでのDAE処理を繰り返すことで、誤りビットを訂正することが可能となる。

【0095】

更に、シンプリファイドソフト出力ディテクタ325でDAE処理される具体的な演算方法を説明する。図7の右から7番目のDAE1出力19、34の計算方法について説明する。計算に使用する情報は、以下のように時点 $k \sim (k+4)$ の等化波形サンプルと時点 $(k-4) \sim (k-1)$ および $(k+1) \sim (k+4)$ のLDPC1出力である。

40

このときの情報を図7から抜き出すと以下の表に示される。

【0096】

【表1】

時点	k-4	k-3	k-2	k-1	k	k+1	k+2	k+3	k+4
等化波形サンプル					0.73	-0.05	-0.36	-0.38	0.81
LDPC1出力	1	0	1	0		0	0	1	1



【 0 0 9 7 】

D A E 出力は次式で計算する。

【 0 0 9 8 】

【 数 1 】

$$\lambda_k = \ln \frac{\prod_{i=k}^{k+4} p(y_i | x_k = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4})}{\prod_{i=k}^{k+4} p(y_i | x_k = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4})} \quad 10$$

 $y_k$  : 等化波形サンプル $\hat{x}_k$  : LDPC 1 出力 $x_k$  : ライトデータ

20

【 0 0 9 9 】

まず、分子で  $i = k$  のときの項

【 0 1 0 0 】

【 数 2 】

$$p(y_k | x_k = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) \quad 30$$

【 0 1 0 1 】

を求める。これは、

【 0 1 0 2 】

【 数 3 】

$$x_k = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4} \quad 40$$

【 0 1 0 3 】

のときに等化波形サンプルが  $x_k$  となる確率である。今、

【 0 1 0 4 】

【 数 4 】

$$x_k = 1, \hat{x}_{k-1} = 0, \hat{x}_{k-2} = 1, \hat{x}_{k-3} = 0, \hat{x}_{k-4} = 1$$

50

【0105】

であるので、PR方式の伝達関数から予測される等化波形サンプルは0である。ノイズとして平均0、分散 $\sigma^2$ の加法性白色ガウス雑音を仮定すると、

【0106】

【数5】

$$p(y_k | x_k = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(0.73-0)^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}} \quad 10$$

【0107】

となる。同様にして、分子、分母の全ての項を求めると次のようになる。

【0108】

【数6】

$$p(y_{k+1} | x_{k+1} = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.05-0)^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}} \quad 20$$

【0109】

【数7】

$$p(y_{k+2} | x_{k+2} = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.36-(-1))^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}} \quad 30$$

【0110】

【数8】

$$p(y_{k+3} | x_{k+3} = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.38-0)^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}} \quad 40$$

【0111】

【数9】

$$p(y_{k+1} | x_{k+1} = 1, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(0.81-3)^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}}$$

【 0 1 1 2 】

【 数 1 0 】

10

$$p(y_k | x_k = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(0.73-(-2))^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}}$$

【 0 1 1 3 】

【 数 1 1 】

20

$$p(y_{k+1} | x_{k+1} = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.05-(-2))^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}}$$

【 0 1 1 4 】

【 数 1 2 】

30

$$p(y_{k+2} | x_{k+2} = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.36-(-1))^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}}$$

【 0 1 1 5 】

【 数 1 3 】

40

$$p(y_{k+3} | x_{k+3} = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.38-2)^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}}$$

【 0 1 1 6 】

【 数 1 4 】

$$p(y_{k+4} | x_{k+4} = 0, \hat{x}_{k-4}, \Lambda, \hat{x}_{k-1}, \hat{x}_{k+1}, \Lambda, \hat{x}_{k+4}) = \frac{\exp\left(-\frac{(-0.81-4)^2}{2\sigma^2}\right)}{\sqrt{2\sigma^2}}$$

【0117】

以上から、

【0118】

【数15】

10

$$\lambda_k = \ln \frac{\exp\left(-\frac{0.73^2 + 0.05^2 + 1.64^2 + 0.38^2 + 2.19^2}{2\sigma^2}\right)}{\exp\left(-\frac{2.73^2 + 1.95^2 + 0.64^2 + 2.38^2 + 3.19^2}{2\sigma^2}\right)}$$

$$= \frac{1}{2\sigma^2} \times 19.34$$

20

【0119】

となる。

【0120】

【数16】

30

$$\frac{1}{2\sigma^2} = 1$$

40

【0121】

とすると、19.34が得られる。

【0122】

このようにシンプリファイドソフト出力ディテクタでのDAEにおける演算は、LDPC出力を用いて等化波形サンプルの予測値を演算する部分と、その予測値と等化波形サンプルを用いて信頼度情報（DAE出力）を演算する部分に大きく分けられる。実際にはこの両方の演算は同時に行われている。

本発明の第2の実施の形態

50

L D P C 符号を用いた復号方法では、原理的に大量のビットエラーを引き起こす可能性があることは既に述べた。この大量のビットエラーが発生する可能性があるのは次の2つの場合である。

▲1▼ L D P C デコーダ 3 2 2 で訂正不可能となった場合

▲2▼ L D P C デコーダ 3 2 2 で誤訂正した場合

前者の場合、ビットエラー数は不明であるが、エラーが発生していることは分かる。この場合には L D P C デコーダ 3 2 2 の出力は捨てて、ソフト出力ディテクタ 3 2 0 の出力の硬判定値を R L L デコーダ 3 2 3 に渡す。

【0123】

後者の場合、エラーが発生していることすら不明である。この場合に大量のビットエラーが発生していると、H D C におけるリードソロモン (R S) 符号で誤りが検出され、リトライ処理に入る。リトライ処理で誤りが訂正されない場合にはソフト出力ディテクタ 3 2 0 の出力の硬判定値を R L L デコーダ 3 2 3 に渡す。

【0124】

以上の手法で、L D P C デコーダ 3 2 2 による大量エラーによりリード不可能となることをある程度は防ぐことができる。しかしながら L D P C デコーダ 3 2 2 で大量のエラーが発生するときには、ソフト出力ディテクタ 3 2 0 の出力の硬判定値においても多くのエラーが存在する可能性が高い。この問題に対する対策は不可欠となる。

【0125】

図8を参照して、1セクタを分割しない場合と1セクタを8分割した場合とを対比して説明する。

【0126】

1セクタを分割しない L D P C デコーダ 3 2 2 で復号した場合、×印のビットエラーが発生したと仮定する。L D P C デコーダ 3 2 2 で誤り検出をされた場合はソフト出力ディテクタ 3 2 0 の出力の硬判定値を最終出力とするが、ソフト出力ディテクタ 3 2 0 の出力にも多くのビットエラーが存在することが多く、H D C のリードソロモン (R S) 符号による誤り訂正で訂正不能になる可能性が高い。

【0127】

そこで、1セクタを8つのブロックに分割した場合を考える。ライト時は、それぞれのブロック毎に L D P C エンコーダ 3 0 4 で L D P C 符号化を行い、リード時における復号もそれぞれのブロックで行う。このため L D P C 符号の復号処理で誤りを訂正できなかった図示するブロックのみソフト出力ディテクタ 3 2 0 の出力の硬判定値を用いる。また、他のブロックは L D P C 符号の復号処理が正しく行われており、1セクタ全体でのエラービット数は小さく抑えることができる。従って、H D C のリードソロモン (R S) 符号による誤り訂正で訂正可能になる可能性が高くなる。なお、1セクタは複数のブロックに分割すれば、その効果が得られ、8ブロックの場合はビット数は (4096ビット + 冗長ビット) / 8 に減るので、リードソロモン (R S) 符号による誤り訂正も有効に行える。なお、分割されるブロックは8に限定されず、複数のブロックでも同様の効果が得られる。例えば、4ブロックでも良い。

本発明の第3の実施の形態

更に、復号性能を高めるためにインタリーブ (Interleave) およびデインタリーブ (De-Interleave) を導入することもできる。

【0128】

図9を参照すると、ライト時には L D P C エンコーダ 3 0 4 の前に、リード時には L D P C デコーダ 3 2 2 の前にインタリーブ 3 0 7、3 2 6 を設ける。インタリーブとしては S-Random Interleave、Block Interleave などが挙げられる。またデインタリーブ 3 0 8、3 2 7 はライト時には L D P C エンコーダ 3 0 4 の後に、リード時には L D P C デコーダ 3 2 2 の後に設けられる。図9で示した他の構成は図5の構成と同じであるので、説明を省略する。インタリーブ 3 0 7、3 2 6 とデインタリーブ 3 0 8、3 2 7 は逆操作を行い、データ系列の並びを変換する働きがある。

## 【0129】

LDPC符号には最初からインタリーバと同様の効果があるために、1セクタ分と同じ長さのLDPC符号を冗長ビットに用いる場合には、インタリーバの導入による復号性能を改善する効果は小さい。

## 【0130】

しかし、前述した本発明の第2の実施の形態のように1セクタを複数のブロックに分割してブロック単位でLDPC符号化を行う場合には、インタリーバ307、326を導入することによりソフト出力ディテクタ320およびシンプリファイドソフト出力ディテクタ325で発生するビットエラーを各ブロックに分散させる効果がある。このためにビットエラーが特定のブロックに集中せず、また各ブロックでのビットエラーの数も少ないので、復号性能改善効果が非常に大きい。これは実質的にLDPC符号の符号長を大きくしたのと同じ効果があるものと考えられる。

10

## 【0131】

以上に詳述した本発明の実施の形態では、磁気ディスク装置に適用する場合について説明をしたが、本発明は、光ディスク装置、光磁気ディスク装置等の記録担体としてディスクを用いる記録再生装置に適用できる。

## 【0132】

## 【発明の効果】

本発明によれば、LDPC符号による冗長ビットにより誤り訂正を行ってデータに復号処理を複数回繰り返すことで復号性能の高いデータの復号化方法を実現できる。

20

## 【0133】

また、本発明によれば、データの符号間干渉の除去はシリアル処理し、次のデータが読み込まれる間に前記データは複数回の復号処理をパラレル処理することによりリードディレイタイムを大幅に短縮できる。

## 【0134】

更に、本発明によれば、ソフト出力ディテクタのソフト値の出力をLDPCデコーダでLDPC符号による冗長ビットにより誤り訂正を行い、LDPCデコーダの出力をLDPCデコーダとシンプリファイドソフト出力ディテクタで複数回繰り返して復号して誤り訂正を行うので、復号性能が高い。

## 【0135】

更に、本発明によれば、ソフト出力ディテクタでのデータの符号間干渉の除去はシリアル処理し、次のデータがソフト出力ディテクタに読み込まれる期間にデータをLDPCデコーダおよびシンプリファイドソフト出力ディテクタ間で複数回の復号処理をパラレルに行うことで、リードディレイタイムをソフト出力ディテクタに読み込まれる期間まで短縮できる。

30

## 【0136】

更に、本発明によれば、シンプリファイドソフト出力ディテクタではLDPCデコーダの出力より等化波形サンプルの予測値を演算し、予測値と実際の前記等化波形サンプルを用いて信頼度情報を演算して誤り訂正を行うことで、誤り訂正を複数回の復号処理で確実に実現できる。

40

## 【0137】

更に、本発明によれば、前記データは1セクタのデータを複数に分割したブロックで復号処理を行うので、LDPC符号特有の大量エラーの発生も防止できる。

## 【0138】

更に、本発明によれば、LDPCデコーダの前後にインタリーバおよびデインタリーバを設け、ビットエラーを各ブロックに分散することで、大量エラーが各ブロックに集中して発生せず、誤り訂正が確実に行える。

## 【0139】

更に、本発明によれば、LDPCデコーダの出力をLDPCデコーダとシンプリファイドソフト出力ディテクタで複数回繰り返して復号して誤り訂正を行うリードチャネルを実現で

50

きるので、LDPCデコーダおよびシンプリファイドソフト出力ディテクタを共有でき、リード/ライトチャネルを1チップの集積回路で実現できる。

【図面の簡単な説明】

【図1】本発明および現行のディスク装置の構成を説明するブロック図である。

【図2】本発明によるLDPC符号を用いたディスク装置のR/Wチャネルの構成を説明するブロック図である。

【図3】本発明によるLDPC符号により繰り返し復号処理を行うR/Wチャネルの具体例を説明するブロック図である。

【図4】本発明による図3に示すR/Wチャネルの動作を説明するタイミング図である。

【図5】本発明による改良されたR/Wチャネルの構成を説明するブロック図である。

10

【図6】本発明による改良されたR/Wチャネルの動作を説明するタイミング図である。

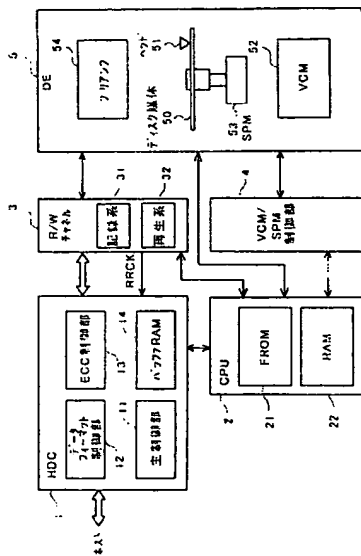
【図7】本発明による改良されたR/Wチャネルの複数回の繰り返し復号処理を説明するデータ図である。

【図8】本発明による第2の実施の形態でのデータ系列を説明する特性図である。

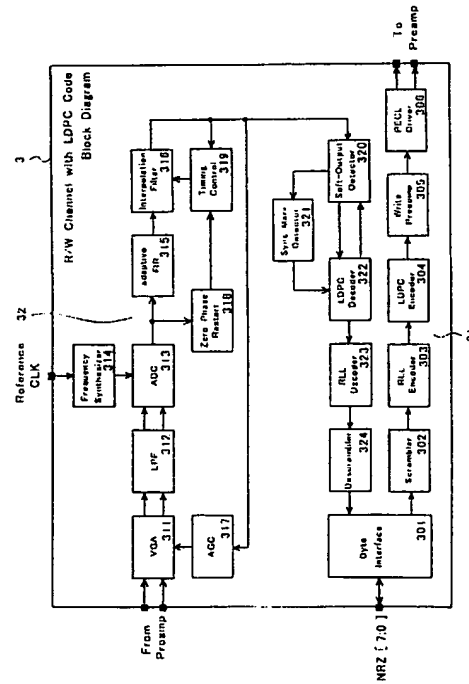
【図9】本発明による第3の実施の形態に用いるR/Wチャネルの構成を説明するブロック図である。

【図10】従来のディスク装置に用いられるR/Wチャネルの構成を説明するブロック図である。

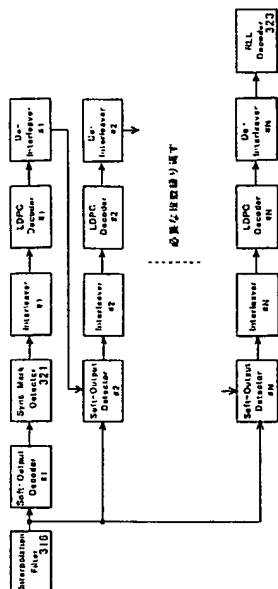
【図1】



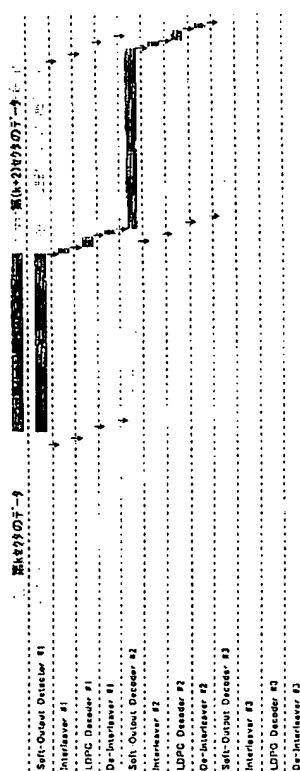
【図2】



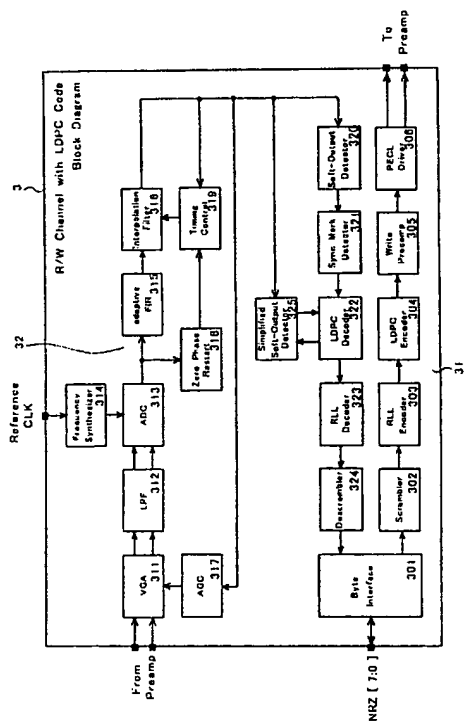
【圖 3】



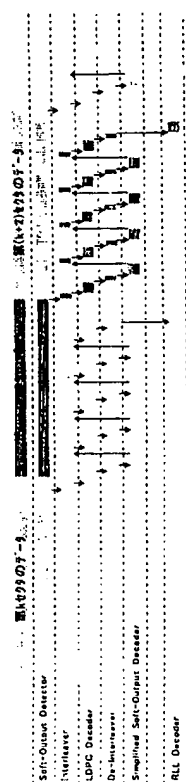
【图 4】



【 図 5 】



【图 6】







---

フロントページの続き(51)Int. Cl.<sup>7</sup>

F I

テーマコード (参考)

G 1 1 B	20/18	5 7 2 F
G 1 1 B	20/10	3 2 1 区
G 1 1 B	20/10	3 4 1 B
H 0 3 M	13/19	
H 0 3 M	13/39	